

Title	Studies on Three-Valued Logic Networks(Abstract_要旨)
Author(s)	Shimada, Ryosaku
Citation	Kyoto University (京都大学)
Issue Date	1972-03-23
URL	http://hdl.handle.net/2433/213871
Right	
Type	Thesis or Dissertation
Textversion	none

氏 名	島 田 良 作 しま だ りょう さく
学 位 の 種 類	工 学 博 士
学 位 記 番 号	論 工 博 第 491 号
学位授与の日付	昭 和 47 年 3 月 23 日
学位授与の要件	学 位 規 則 第 5 条 第 2 項 該 当
学 位 論 文 題 目	Studies on Three-Valued Logic Networks (三値論理回路網の研究)
論文調査委員	(主 査) 教授 三根 久 教授 萩原 宏 教授 坂井利之 教授 矢島脩三

論 文 内 容 の 要 旨

多値論理および多値論理回路の研究は古くから行なわれているが、論理設計の複雑さ、回路実現の困難さなどにより、実用化がはばまれてきたようである。しかし、三値論理にもとづく三値論理回路により、情報処理システムを構成できれば、二値の場合に見られない特色をもたすことができる。本論文は、実用に供すことの可能な三値論理系と三値論理回路方式を提案し、その有効性を明らかにしたものであって、7章からなっている。

第1章は序論であって、多値論理ならびに多値論理回路についての研究の意義およびその歴史的背景と現状について述べ、その問題点を指摘するとともに、本論文の概要と構成を述べている。

第2章では、多値論理に関する置換演算と束演算の基本的諸性質を究明し、現在もっとも実用的であると考えられる多線式多値論理回路方式の設計基礎を確立している。この結果えられた置換定理は二値論理における双対定理の拡張になっており、多線式多値論理回路網実現のために有用であることが明らかにされている。

第3章では、前章でえられた結果をもとにして、多値論理回路網の論理設計法を論じている。すなわち、置換演算と束演算を用いることにより、多値論理関数の展開式の一般的表現を導き、その簡単化の方法を与えている。また、この方法にもとずき、電子計算機による三値論理回路網設計のためのアルゴリズムを作成して、論理設計を自動的に行なうよう工夫している。

第4章では、三値論理システムのもっとも重要なものの一つである三進算術演算システムについて述べている。三進数の表示方式には、数字 0, 1, 2 を用いる通常の方式と、数字 -1, 0, +1 を用いる SIGNED-TERNARY 方式があるが、後者によれば正負の両数を統一的に取り扱うことができ、四則演算が簡明、能率的に行なえることを明らかにしている。これは、偶数進法にない奇数進法、とくに、三進法の大きな特長である。

第5章では、三値論理システムを実現するための一つの方法として、三線式三値束演算回路と、これに

適合するマスタ・スレイブ形三線式三安定回路の構成法を論じている。これらの基本回路は、いずれも半導体集積回路で容易に実現可能である。また、任意の三値組み合わせ論理回路網はただ一種類の三線式三値束演算回路で実現されるが、ここでえられた束演算回路は、二値論理システムにおける NAND 回路あるいは NOR 回路に相当することを示している。三安定回路はマスタ・スレイブ形であるため、きわめて高速かつ安定に動作し、同期式三値順序論理回路網におけるレジスタとして有用である。さらに、本章では、上述の三進四則演算、その他の論理動作を実現するための基本的な三値論理回路網を考察している。これらは、三進半加算器、全加算器、符号変換器、符号検出回路、商決定回路、シフト・レジスタ、三進計数器などであって、第3章のアルゴリズムにもとづいて論理設計したものである。

第6章では、三値論理回路のもっとも効果的な応用の一つである自動タイミング非同期論理回路網の構成法と、その効果について論じている。非同期式論理回路網では、同期式論理回路網に見られるクロック・パルスによる演算時間の制限がゆるめられるため、いたって高速の動作が期待されるが、これまでの非同期論理回路網には、その論理設計、ならびに回路構成が複雑であるという問題があった。本論文では、まず、自動タイミング非同期論理回路網に適した三値論理基本演算を検討し、一例として、DTL 形三レベル式三値 NAND 回路を提案している。つぎに、この三値 NAND 回路を用いた自動タイミング非同期論理回路網の一般的な構成法を示している。この非同期論理回路網は、第3の真理値である未定 ϕ を用いて各回の論理演算動作の終了を検出し、ただちに次の動作を始めるようにしたものであって、高速動作と、組み合わせ論理回路網設計の簡明さを特長とする。最後に、本非同期方式の、二進加算器における高速動作に対する顕著な効果を明らかにし、その一部を二進計数器の実験でたしかめている。

第7章は結論であって、第2章から第6章までの内容の要約、ならびに、今後さらに検討すべき問題点について論じている。

論文審査の結果の要旨

これまでに開発された情報処理方式および装置は二値論理にもとづくものが大半を占めているが、三値論理にもとづけば、従来の二値論理システムにはみられない数々の特色を発揮できることが知られている。しかし、三値論理システムの論理設計の複雑さ、実用的な回路の実現困難さなどにより、この種のシステムの実用化がはばまれている。

本論文は、実用に供しうような三値論理システムを開発することを目的として、三値論理に関する諸検討を行なうとともに、選定した基本回路による性能のよい回路構成を提案したものであり、その研究成果はつぎのとおりである。

まず、実際的な多線回路方式に適合する置換演算と束演算からなる多値論理システムを提案し、これら論理演算の基本的な諸性質を明らかにしている。この結果は、多値論理回路網設計のための数学的な基盤を与えているとともに、二値ブール代数の多値論理代数への一般化となっている。とくに、置換の共役変換と、束演算の置換にもとづく置換定理は、二値論理における双対定理に相当するものである。また、多値論理システムによる多値論理回路網の一般的、かつ、具体的設計法を与えている。

三値論理回路の最も重要な応用の一つは、三進算術演算装置である。本論文では、各種三進数表示方式、

および三進四則演算方式を比較検討し，とくに，数字 -1 , 0 , $+1$ を用いる SIGNED-TERNARY 方式により，正負の両数が統一的に取り扱われ，四則演算がいたって簡明に，しかも，能率的に遂行されることを明らかにしている。これら統一性，簡明さ，能率の良さは，偶数進法に見られない三進法独特の大きな特長である。

つぎに，三値論理演算を実現する三線式三値論理基本回路を提案し，具体的に三進四則演算回路網を実現している。

最後に，三レベル式三値 NAND 回路を用いた自動タイミング非同期論理回路網の一般的な構成法を与え，その二進加算器における高速動作に対する効果を明らかにしている。その組み合わせ論理回路の部分の論理設計が，同期方式の場合とまったく同一で，簡単であること，およびその高速動作に対して顕著な効果を持つことを示している。

以上，要するに，本論文は，実際的な三値論理システムを開発し，その三進算術演算装置と非同期論理回路網への応用と効果を示すことにより，高速，高性能のデジタル情報処理システムの開発に貢献していることを示したものであって，實際上，学術上寄与するところが少くない。

よって，本論文は工学博士の学位論文として価値あるものと認める。